

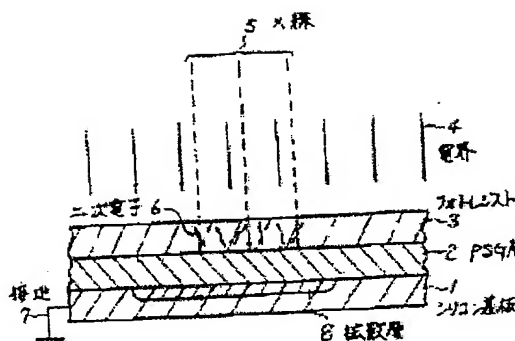
MANUFACTURE OF SEMICONDUCTOR DEVICE

Patent number: JP63244622
 Publication date: 1988-10-12
 Inventor: TONISHI SHIGEJI
 Applicant: NIPPON ELECTRIC CO
 Classification:
 - international: G03F7/20; H01L21/30
 - european:
 Application number: JP19870078065 19870330
 Priority number(s): JP19870078065 19870330

Report a data error here

Abstract of JP63244622

PURPOSE: To prevent a photoresist from being cut defectively, by a method wherein an electric field is exerted in the direction perpendicular to the face of the photoresist during a photolithographic process so that a range of secondary electrons generated inside the photoresist is reduced in the horizontal direction. **CONSTITUTION:** During a photolithographic process to print a pattern of a semiconductor integrated circuit onto a photoresist 3 coated on a semiconductor substrate 1, an electric field is exerted in the direction perpendicular to the face of the photoresist 3; secondary electrons 6 generated inside the photoresist 3 are accelerated in the perpendicular direction; a range in the horizontal direction is made short. For example, a semiconductor substrate 1 is connected to a ground 7; an electrode plate made of beryllium which transmits X-rays is arranged in the front; an electric field 4 is exerted in the direction perpendicular to the face of a photoresist. Secondary electrons 6 are accelerated by this electric field 4 in the direction perpendicular to the silicon substrate 1; a range is reduced in the horizontal direction as an average range of the secondary electrons 6. By this setup, it is possible to prevent the photoresist 3 from being cut defectively.



Data supplied from the esp@cenet database - Worldwide

THIS PAGE BLANK (USPTO)

⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑯ 公開特許公報(A)

昭63-244622

⑰ Int. Cl.

識別記号

庁内整理番号

⑱ 公開 昭和63年(1988)10月12日

H 01 L 21/30
G 03 F 7/20

3 3 1

E-7376-5F
6906-2H

審査請求 未請求 発明の数 1 (全3頁)

① 発明の名称 半導体装置の製造方法

② 特 願 昭62-78065

③ 出 願 昭62(1987)3月30日

④ 発 明 者 遠 西 繁 治 東京都港区芝5丁目33番1号 日本電気株式会社内

⑤ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑥ 代 理 人 弁理士 内 原 晋

明 細 書

発 明 の 名 称

半導体装置の製造方法

特 許 請 求 の 範 囲

半導体基板上に塗布されたフォトレジストに半導体集積回路パターンを焼きつけるフォトリソグラフィ工程において、フォトレジスト面に鉛直な方向の電界をかけることを特徴とする半導体装置の製造方法。

発 明 の 詳 細 な 説 明

(産業上の利用分野)

本発明は半導体装置の製造方法に関し、特に半導体基板上に塗布されたフォトレジストに半導体集積回路パターンを焼きつけるフォトリソグラフィ工程に関する。

(従来の技術)

従来、この種のフォトリソグラフィ工程にお

いては、露光用に用いられる光源としては最短波長でも紫外光領域までが使用されていた。紫外光領域までの波長では使用光源のエネルギーが低いために、フォトレジスト中で発生する2次電子の飛程はパターン寸法精度に比し無視できる程度に短かく、フォトレジストの感光反応は光自身に関与するものが支配的であった。すなわち、フォトレジスト中で発生する2次電子の飛程を制御する必要性は低いものであった。

(発明が解決しようとする問題点)

しかるに、半導体集積回路をより高集積化していくためには、より微細な回路パターンを精度よく半導体基板上に形成する必要がある。このためフォトリソグラフィ工程においては、X線・電子線等のより波長の短い光源を用いて解像度を向上させることが必要不可欠である。特に、X線露光においてはフォトマスクをX線が通過した際に生じるマスク端からのフレネル回折による解像度の低下をおさえる意味からも、より短波長のX線を使用することが効果的である。解像度向上の為

に光源を短波長にしていく程、同時に光源のエネルギも高くなる。従って、これに伴いフォトレジスト中で発生する2次電子の飛程が長くなってくる。2次電子の飛程がパターン寸法精度に対し無視できない程長くなれば、フォトレジストのパターンエッジの切れが悪くなり、解像度を落とす要因となる。

従来のフォトリソグラフィ技術ではフォトレジスト内で発生する2次電子を特に制御することは行われていなかった。フォトレジスト面に対し水平方向の2次電子の飛程を抑えない限り、上述のように露光波長が短くなる程、2次電子による解像度への影響が大きくなるという弊害が存在する。特にX線露光では、フレネル回折と2次電子という相反する要因が存在する。

〔問題点を解決するための手段〕

本発明は、半導体基板上に塗布されたフォトレジストに半導体集積回路パターンを焼きつけるフォトリソグラフィ工程において、フォトレジスト面に鉛直方向の電界をかけることにより、

フォトレジスト内で発生する2次電子を鉛直方向に加速し、水平方向への飛程を短く抑えるようにしたことを特徴とする。

〔実施例〕

次に、本発明について図面を参照して説明する。第1図は本発明の第1の実施例として拡散層へのコンタクトを形成する場合を示すものである。シリコン基板1上の拡散層8へのコンタクトをとる為PSG層2にコンタクトホールを形成する工程において、フォトレジスト3内でX線5によって2次電子6が発生する。本実施例の場合はシリコン基板1を接地7し、前方にX線を透過するベリリウム製の電極板(図示せず)を配置して、フォトレジスト面に鉛直方向の電界4をかける。この電界4により、2次電子6はシリコン基板1に対し鉛直方向に加速され、2次電子6の平均飛程において水平方向の飛程が小さくなる。従って、フォトレジスト3の切れの悪化を防ぐことができる。

第2図は本発明の第2の実施例である。シリコ

ン基板11上に形成された酸化膜17をゲート絶縁膜とし、多結晶シリコン12よりなるゲート電極を形成する工程において、フォトレジスト13内でX線15によって発生する2次電子16をフォトレジスト13に対し鉛直方向の電界14をかけ、2次電子の飛程の水平方向成分を小さくしてフォトレジスト13の切れの悪化を防ぐものである。

なお、電界はシリコン基板側とフォトレジスト側に電極板(但し、フォトレジスト側の電極板はX線を透過可能な材料を選ぶ)を設置して印加する。

〔発明の効果〕

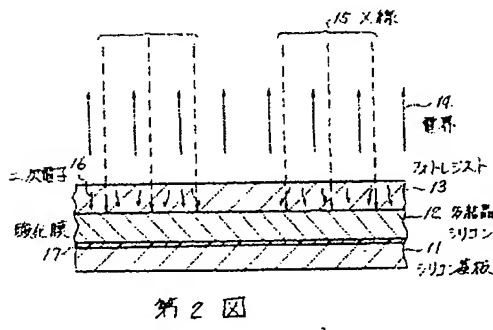
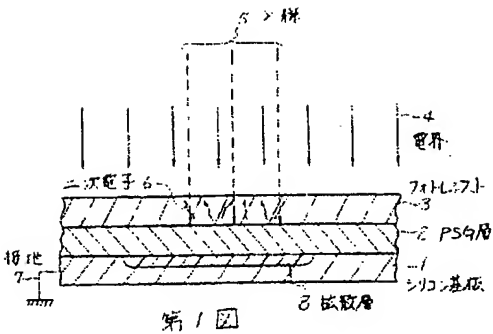
以上説明したように本発明は、フォトリソグラフィ工程においてフォトレジスト面に鉛直方向の電界をかけることにより、フォトレジスト内で発生する2次電子の水平方向への飛程を小さくし、フォトレジストの切れの悪化を防ぐという効果がある。

図面の簡単な説明

第1図は本発明の第1の実施例を示す断面図、第2図は本発明の第2の実施例を示す断面図である。

1, 11…シリコン基板、2…PSG層、3, 13…フォトレジスト、4, 14…電界、5, 15…X線、6, 16…2次電子、7…接地、8…拡散層、12…多結晶シリコン、17…酸化膜。

代理人 弁理士 内 原 登



THIS PAGE BLANK (USPTO)